

Варианты построения параллельных аудио ЦАП высокого разрешения на основе современной элементной базы.

Сразу хочется отметить, что данный материал не имеет целью призывать проектировать аудио-конверторы именно на параллельных преобразователях, т.к. дельта-сигма конверторы остаются вне конкуренции как по достижимому ДД, так и по практичности реализации. Цель – рассмотреть наиболее простые и эффективные варианты и подходы к построению прецизионных скоростных параллельных аудио конвертеров на основе современной элементной базы.

Не секрет, что самые удачные ИМС параллельных аудио ЦАП давно сняты с производства, а ныне доступные РСМ1702/1704 довольно дороги и к тому же не обеспечивают линейности по всей шкале преобразования, позволяя реально рассчитывать на линейность порядка 17..18-ти разрядов. Гораздо лучше с линейностью характеристики преобразования (далее ХП) обстоят дела у преобразователей индустриального назначения, грейдовые типы которых нормированы максимальной погрешностью в один младший разряд (1 LSB) в широком интервале температур как по интегральной (INL), так и по дифференциальной (DNL) линейности. Сегодня такие конверторы доступны с разрядностью до 20 разрядов, однако они еще дороже аудио приборов и несут дополнительный недостаток – повышенный глитч преобразования, требующий для линейной работы на звуковых частотах наличия деглитчера.

Следует отметить, что помимо упомянутых ЦА преобразователей, сегодня можно встретить параллельные конверторы, выполненные в виде модулей (сборок). Однако среди них лишь изделия разработанные Дэном Лаври можно считать действующими инженерными решениями, хоть и устаревшими. Остальные изделия имеют в основном маркетинговые рекламные мотивы, рассчитанные на некомпетентность меломанов в электронике и уделяющие внимание второстепенным характеристикам конвертеров. При этом часто скромно умалчиваются реально актуальные параметры цифро-аналоговых преобразователей, определяющие их качественную сторону.

Существуют разные структуры построения прецизионных параллельных аудио конвертеров, например ЦАП на основе DEM ячеек, или преобразователи с формированием выходного кода весовыми источниками тока. Однако, в связи с развитием тонкопленочных и КМОП технологий, а так же благодаря своей универсальности, наиболее широкое распространение получили монолитные параллельные конвертеры на основе тонкопленочных резисторных матриц, коммутируемых КМОП ключами. Именно они и будут рассматриваться далее, как самые перспективные в практическом применении при использовании доступных электронных компонентов.

Проблемы параллельных аудио ЦАП можно разделить на две основные группы:

1. статическая линейность ХП: DNL и INL,
2. динамическая линейность, определяемая глитч-индуцированными продуктами искажений.

Нелинейность ХП матричных конвертеров обусловлена разбросом и дрейфом резисторов матрицы, а для конвертеров с коммутацией по току еще и разбросом и дрейфом сопротивлений коммутирующих ключей.

Если говорить о дискретном исполнении матрицы ЦАП, то наиболее удачной в этом плане выглядит сегментированная архитектура, примененная Дэном Лаври в композитных сборках D18400, D20200, D20400. Рассмотрим структуру сборки D20400 на рис.1. Немного комментариев:

В данном ЦАП применена 3-х сегментная схема преобразования. Основная матрица состоит из 8-ми резисторной прецизионной сборки с последовательным включением элементов, коммутируемой КМОП ключами структуры 8:1, на которой реализована архитектура строкового термометра напряжения. На этой матрице преобразуется шесть старших разрядов, организованных как два отдельных сегмента: 3 старших + 3 средних разряда. Для придания таким 3-х разрядным сегментам соответствующих весов применена дополнительная согласующая матрица с двумя весовыми резисторами, имеющими распределение весов 8-мь к 1-му. При этом, в основной восьмиэлементной матрице для 3-х старших разрядов задействовано все восемь элементов вместо семи, для чего применен дополнительный 2:1 ключ. Таким способом длина шкалы преобразования увеличена на 1/8 от исходной, а ко входному цифровому коду суммируется константа равная 1/16 части шкалы, сдвигающая глитч преобразования старших разрядов с главного перехода.

Третий сегмент, содержащий 14 младших разрядов, реализован на 12-ти разрядном монолитном конвертере с линейностью +/- 0,5 LSB. Пара младших разрядов добавлена обычными резисторными делителями, входные уровни для которых берутся прямо с выходных логических уровней цифровой специализированной ИМС, а токи, формируемые этими резисторами, добавляются к току монолитного конвертера.

Таким образом, погрешность младших 14 разрядов гарантированно не больше +/-2LSB. Погрешности сегментов старших разрядов снижаются за счет калибровки, которая подробнее описана ниже.

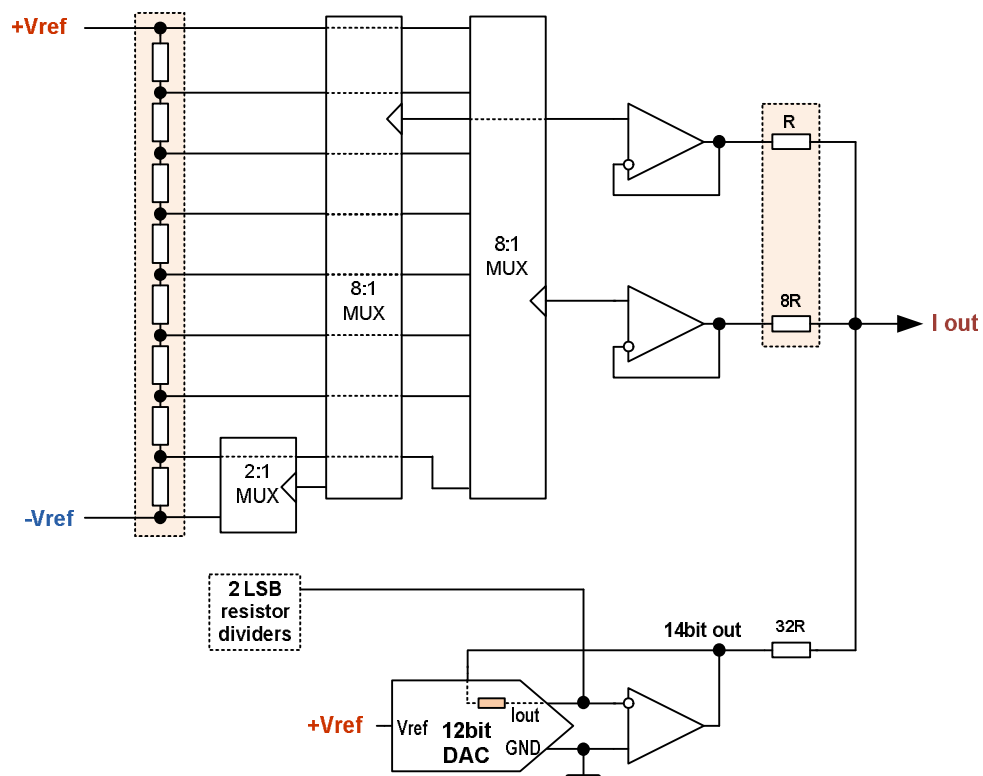


Рисунок 1. Структура преобразователя сборки D20400

Стоит отметить, почему на резисторной матрице реализована архитектура именно термометра с выходом напряжения:

1. Такая структура, требует минимального кол-ва компонентов: резисторов, ключей, ОУ.
2. Возможно использование одной матрицы сразу на несколько каналов и/или сегментов ЦАП.
3. Коммутация по напряжению не требует от КМОП ключей линейности и согласованности по сопротивлениям. Ключи вообще практически не вносят нелинейности в ХП, они лишь должны обладать достаточно низкими и/или стабильными токами утечки.
4. Обеспечивается постоянное потребление тока от источника опорного напряжения (далее ИОН).
5. Некритичность выбора буферного ОУ, достаточно ОУ общего применения с FET входом.

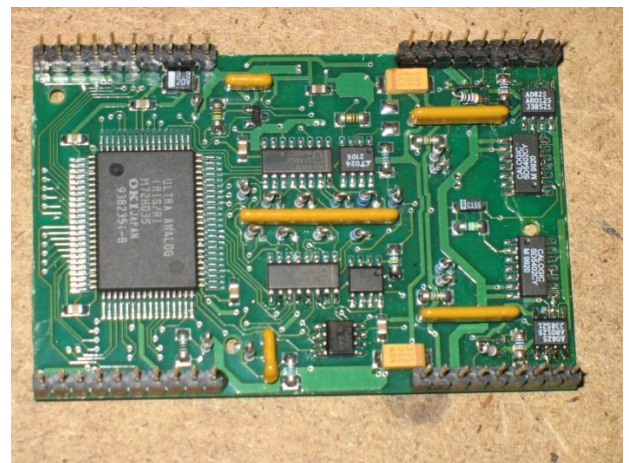
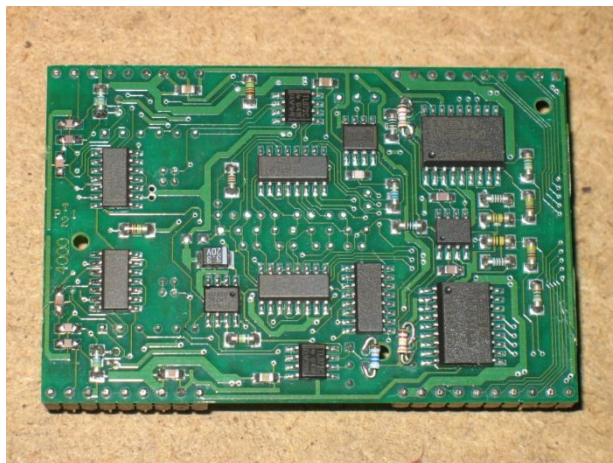


Рисунок 2. Фото внутренностей одной из сборок D20400, сделанные Дмитрием Андронниковым

Использование заказных тонкопленочных матриц позволило на такой структуре реализовать ЦАП с дрейфом DNL 0,15ppm/0C, чего вполне достаточно для 20-ти разрядного конвертора при использовании в бытовых условиях, т.е. в небольшом интервале температур. Но даже при таком дрейфе остается проблема изначального разброса сопротивлений резисторов матриц, как основной, так и весовой.

Для решения этой проблемы в серийном производстве Дэн Лаври нашел вполне рациональный и логичный подход, соответствующий технологиям своего времени: калибровка ЦАП осуществлялась однократно, на этапе производства.

Для этого выполнялся замер выходных сигналов сборок после подачи тестовых сигналов на вход. Далее производился автоматизированный расчет номиналов резисторов, компенсирующих погрешности матриц, после чего эти резисторы допаивались параллельно резисторам матриц, выравнявая их изначальный разброс.

Стоит упомянуть и одну из более поздних разработок Дэна Лаври: полный законченный ЦАП на аналогичной структуре, но повышенной разрядности (24 bit), с термостатированием резисторных матриц и с автоматической калибровкой после прогрева термостата. Это конвертор под брендом LavryGold, который в свое время являлся одной из топовых моделей линейки профессиональных ЦА конвертеров Лаври.

Однако, данное изделие и ему подобные не получили широкого распространения в любительских кругах из-за чрезмерно высокой стоимости: сложная дорогая автоматизированная система калибровки с множеством подстроечных ЦАП. Кроме того – недешевая комплектация: дорогие FET ОУ и аналоговые ключи.

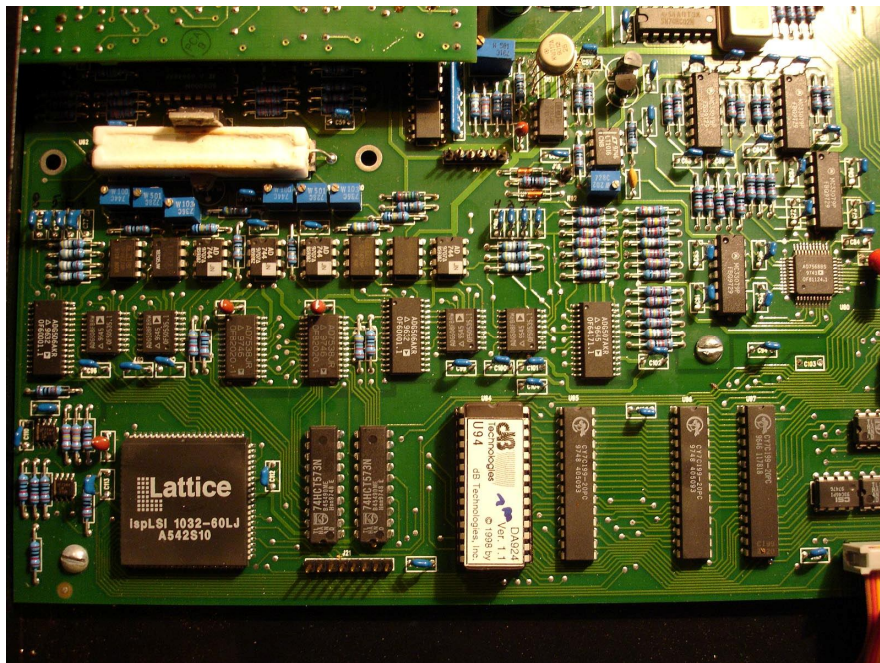


Рисунок 3. Фото ЦАП Lavry Gold изнутри с форума *SoundEX*, выполненное Дмитрием под ником *deemon*

А что же доступно сегодня? Сегодня среди доступных прецизионных тонкопленочных матриц имеются сборки, содержащие от 2-х до 10-ти резисторов. Однако абсолютный и относительный дрейф, а так же долговременная стабильность этих матриц значительно хуже, нежели в сборках D20400.

Тем не менее, есть в современной комплектации и положительный момент: недорогие экономичные ИМС программируемой логики. Такие ПЛИС позволяют осуществлять калибровку непосредственно в цифровом коде, избавляя от необходимости применения ультраточных матриц или допайки внешних корректирующих резисторов. Структура конвертора разрядностью 20 бит на основе цифровой калибровки изображена на рис. 4 ниже.

В отличие от конвертора D20400, здесь использована двух-сегментная структура. Для преобразования младших разрядов применен 17-ти разрядный конвертер, на основе 16-ти разрядного монолитного ЦАП, к которому доведен один младший разряд. Вес этого разряда формируется непосредственно с порта ПЛИС через делитель на резисторах. Три старших разряда реализованы на 8-миэлементной тонкопленочной резисторной матрице на основе пассивированного никрома, с нормированным взаимным разбросом сопротивлений 0,05% и взаимным дрейфом сопротивлений $5\text{ppm}/^{\circ}\text{C}$.

В данном ЦАП так же задействован дополнительный (8-ой) элемент матрицы, снижающий глитч на главном переходе, но в отличие от D20400 основное назначение этого элемента иное: он не удлиняет шкалу всего конвертора, а освобождает часть шкалы монолитного ЦАП. Для этого к весовой матрице добавлено дополнительное сопротивление (32R, см. рис. 4), увеличивающее на 1/8-ю вес тока монолитного конвертора и соответственно – уменьшающее на 1/8-ю вес резисторов матрицы. Такое решение освобождает 1/9 часть шкалы монолитного ЦАП, благодаря чему появляется возможность прибавлять к входному коду этого преобразователя калибровочные константы и таким образом осуществлять цифровую корректировку погрешностей элементов сегмента старших разрядов без использования дополнительных калибровочных конвертеров или каких-либо иных внешних подстроечных цепей.

При этом вся шкала преобразования получается разделена не на 8, а на 9 частей с остатком: восемь элементов матрицы + шкала монолитного конвертера, т.е. монолитный ЦАП преобразует 1/9-ую часть шкалы, а резисторная матрица дополняет остальные 8/9-ых частей.

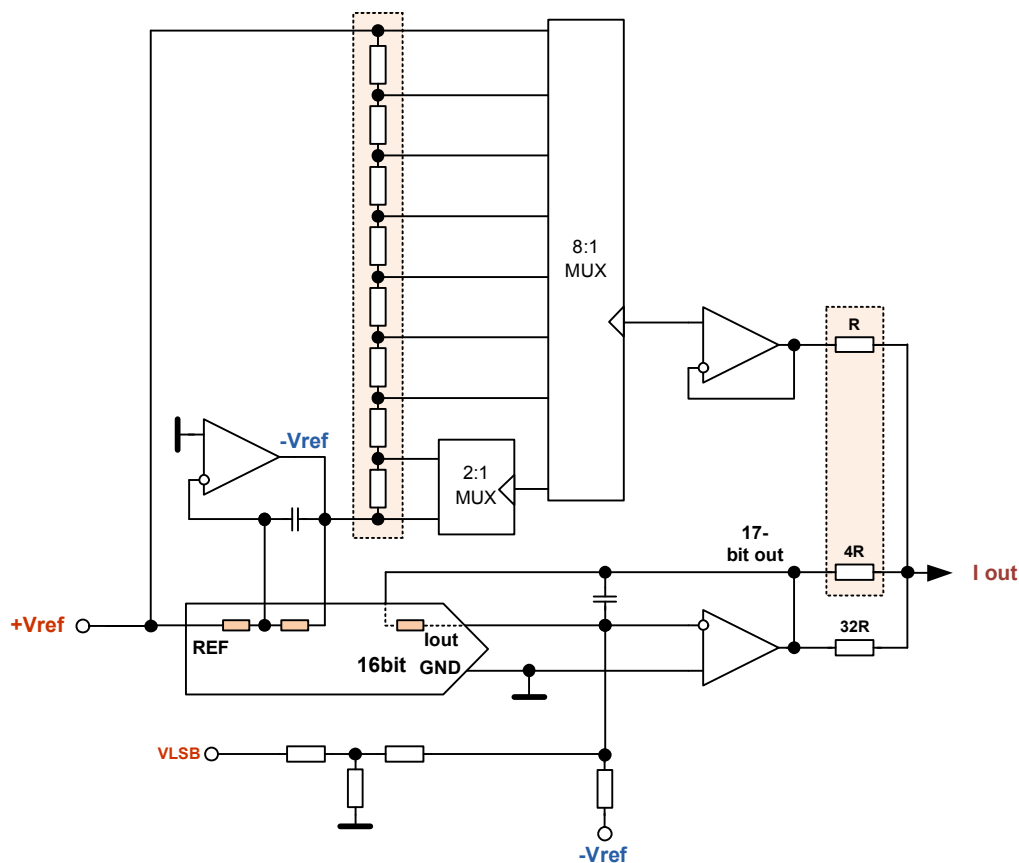


Рисунок 4. Структурная схема конвертора с цифровой калибровкой

В данном конверторе, как и в сборке 20400, достаточно использовать ОУ общего применения. Единственное критичное место – преобразователь ток-напряжение монолитного ЦАП. Так как матричные конвертеры с токовым выходом имеют кодозависимый выходной импеданс, то преобразователь ток-напряжение работает с кодозависимым шумовым усилением, которое в свою очередь модулирует входное смещение ОУ. Поэтому при разрядности ЦАП более 12..14 бит для данного применения следует выбирать ОУ с небольшим входным смещением. Кроме того, для снижения теплового воздействия на резисторы матриц желателен еще и небольшой ток покоя этих ОУ.

Сегодня доступно немало подходящих приборов с типовым нормированным входным смещением порядка 30..100 мкВ: OPA140, AD8510, ISL28110, ADA4000 и т.п. Отдельно следует отметить приборы нового поколения Texas Instruments OPA192, обладающие исключительно малым входным смещением (порядка 5 мкВ) и небольшим током покоя при относительно высоком быстродействии и низкой стоимости.

Для осуществления цифровой калибровки был разработан алгоритм, помещающийся в CPLD EPM240, упрощенная структура которого изображена на рис. 5.

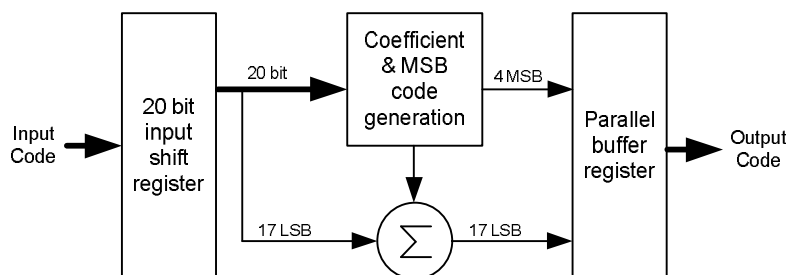


Рисунок 5. Упрощенная блок-схема цифровой части ЦАП с калибровкой

Здесь, в зависимости от входного кода, генерируется управляющий код для ключей 8-ми элементов старших разрядов, каждый из которых преобразует 1/9-ую часть шкалы. При этом генерируются и калибровочные коэффициенты, которые затем суммируются с кодом младших неполных 17-ти разрядов, так же реализующих 1/9-ую часть шкалы. Далее полученные коды выводятся на монолитный конвертер и аналоговые ключи. В результате резисторные матрицы такого ЦАП могут быть откалиброваны с точностью, определяемой дифференциальной линейностью монолитного конвертера младших разрядов.

Для реализации данного ЦАП была разработана плата с SPDIF ресивером на основе ИМС DIR9001, которая так же служит источником мастерклока. В качестве цифрового фильтра применен PMD100, обладающий хорошим ослаблением в полосе задержания, и что более важно – богатым функционалом, позволяющим опробовать семь режимов дизеринга, три режима передискретизации, а так же различные соотношения таймингов для стробирующего сигнала деглитчера.

На рис. 6 изображено фото конвертера, реализующего структуру, описанную выше. ЦАП, как и D20400 выполнен в виде сборки, аналогичных габаритов, что позволяет, не меняя основной платы с ресивером и ЦФ, пробовать различные типы конвертеров.

Подбор калибровочных коэффициентов выполнялся итерационно вручную, путем “сшивки” весов элементов резисторной матрицы на сгенерированных предварительно калибровочных сигналах небольшого размаха (порядка 16-ти LSB). Генерация данных сигналов выполнялась в пакетах Adobe Audition и Sound Forge. Для наблюдения осциллограмм сгенерированных сигналов и спектрального анализа использована программа Spectra Plus, работающая с измерительным АЦП CS5381 в составе звуковой карты Asus Xonar D2.

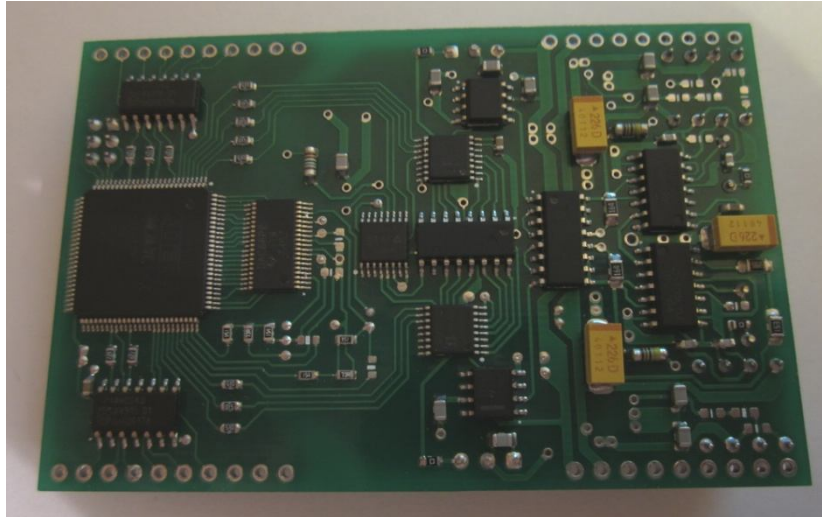


Рисунок 6. Плата конвертера на резисторных сборках с цифровой калибровкой

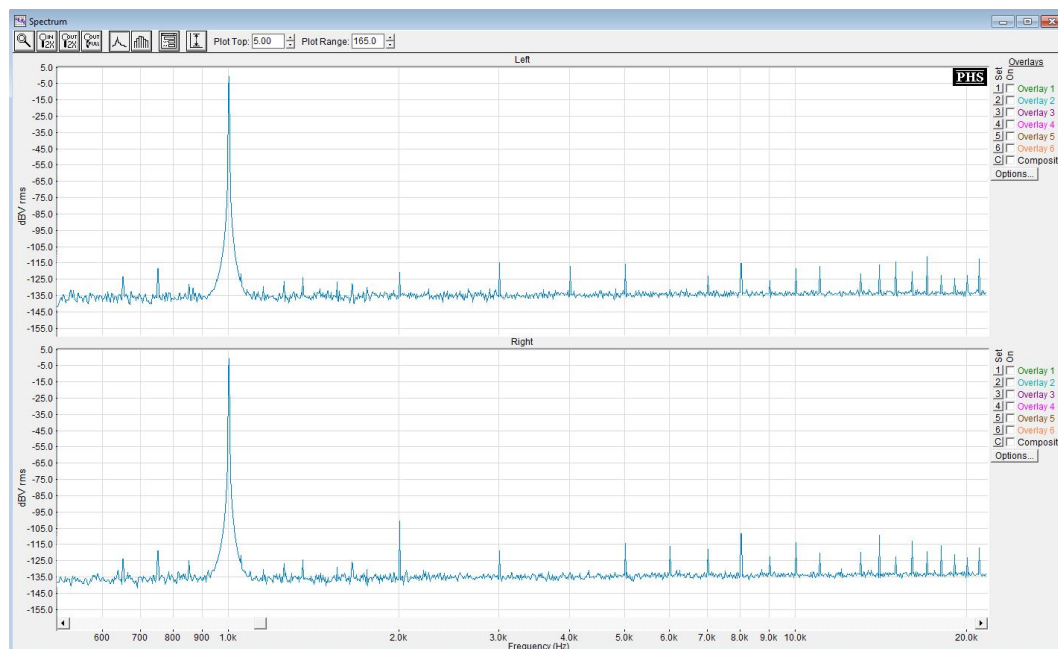


Рисунок 7. Спектр сигнала -1дБ 1кГц со включенным деглитчером

Видно, что даже на недорогих матрицах со значительным разбросом сопротивлений удается таким способом получить линейность не менее 17-ти и до 18..19-ти разрядов по INL и DNL. Следует отметить, что приведенный спектр снят со включенным деглитчером (реализация которого рассмотрена в конце данного материала).

Деглитчер на основе УВХ практически не вносит в спектр звуковой полосы собственных продуктов искажений и позволяет наблюдать нелинейности статической ХП конвертера. Рисунок 8 ниже наглядно отображает работу такого деглитчера.

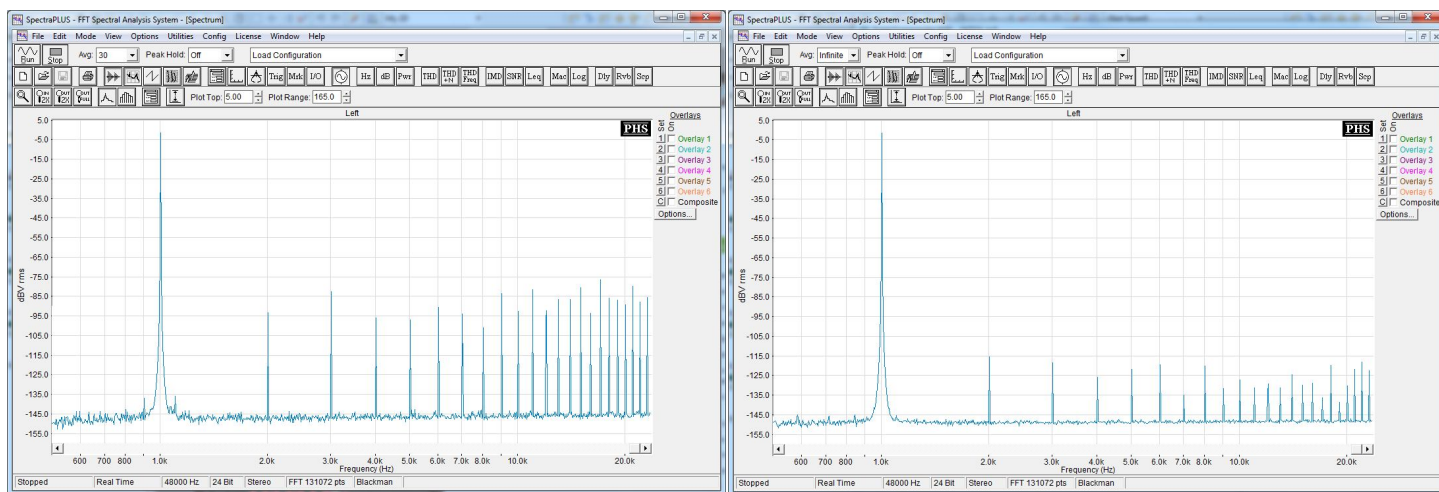


Рисунок 8. Спектр сигнала -1дБ 1кГц; слева – деглитчер выключен, справа – включен

Теперь о недостатках дискретного ЦАП на резисторных сборках, главный из которых – значительный дрейф недорогих тонкопленочных матриц, не позволяющий сохранять для 20-ти разрядного ЦАП линейность по всей шкале при отклонении температуры матриц более чем на пару градусов от температуры калибровки. Неважная ситуация обстоит и с долговременной стабильностью, требующая тщательной герметизации резисторных сборок и минимизации окружающей их температуры. Однако, при разрядности конвертера до 18 бит, такое решение вполне приемлемо.

Другой недостаток – сложность трассировки печатной платы. Для получения небольших контуров цифровых сигналов и цепей коммутирующих ключей необходимо применять четырехслойные печатные платы.

Очевидный способ повысить стабильность линейности ХП для такого решения – применение более дорогих прецизионных резисторов, например фольговых. Однако тогда, и без того недешевый и непрактичный параллельный ЦАП, становится и вовсе профанацией.

При дальнейшем повышении линейности преобразования гораздо более рациональным выглядит применение вместо дискретных резисторов и резисторных матриц композитной архитектуры на основе монолитных ЦАП. Современные промышленные конвертеры, даже недорогие, благодаря интегральному исполнению тонкопленочных матриц, имеют исключительно низкий дрейф DNL: десятые...сотые доли ppm/°C, т.е. сравнимый с дрейфом дискретных фольговых резисторов. При этом стоимость ЦАП, проектируемых на монолитных приборах как минимум в разы ниже таковых на фольговых резисторах. Кроме того, такие конвертеры имеют минимальные габариты и удобную распиновку, позволяющую выполнять достаточно качественный монтаж на двух слоях печатной платы.

Для реализации 20-тиразрядного преобразователя по такой структуре были выбраны ИМС DAC8805, оснащенные параллельным входным интерфейсом и имеющие на борту пару 14-тиразрядных ЦАП на основе токовой R2R матрицы с сегментированием 3-х старших разрядов. Структура композитного преобразователя разрядностью 20 бит на основе данных ИМС ЦАП изображена на рис. 9.

Здесь разрядность входного слова делится на две части: один из конвертеров обрабатывает 11 старших разрядов, второй соответственно 9 младших. При этом шкала второго конвертера, как и в случае с описанным ранее ЦАП, используется не полностью, что так же позволяет осуществлять калибровку непосредственно в цифровом коде, суммируя входные данные с калибровочными коэффициентами. Выходные преобразованные напряжения с двух ЦАП суммируются весовыми резисторами с соотношением 1 к 128. Благодаря невысокой разрядности конвертера младших разрядов (9 бит) существенно снижаются требования к весовым резисторам. Теперь их вовсе необязательно использовать в виде матрицы. Достаточно недорогих дискретных тонкопленочных резисторов с дрейфом 25 ppm/°C и с точностью номиналов 0,5%.

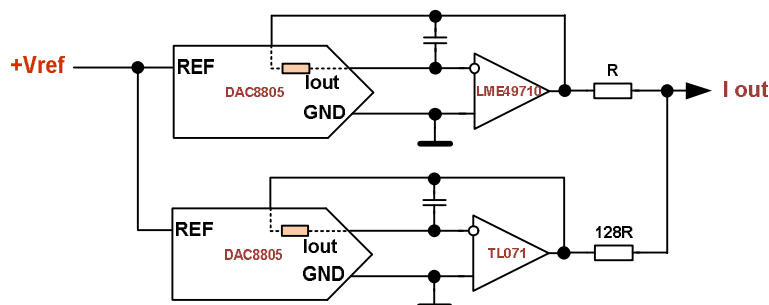


Рисунок 9. Структура композитного ЦАП с цифровой калибровкой

Так как конвертер старших разрядов преобразуется матричным ЦАП с токовым выходом, то для исключения дифференциальных нелинейностей, вызываемых кодозависимым выходным сопротивлением (как уже отмечалось выше), в преобразователе ток-напряжение ЦАП старших разрядов следует применять широкополосные ОУ с минимальным входным смещением, типа ОРА211, LT1468, LME49710, ОРА827 и т.п. Фото платы устройства, реализующего такую структуру, изображено на рис. 10.

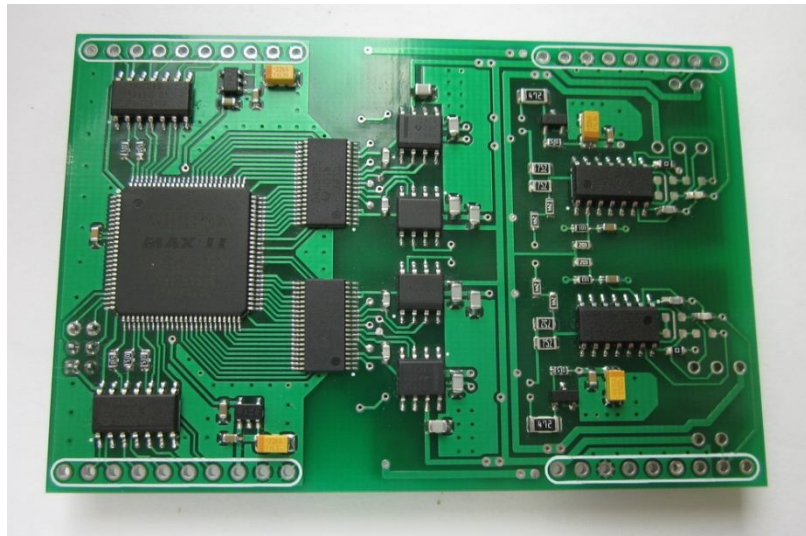


Рисунок 10. Плата 20-тиразрядного ЦАП на основе композитной структуры с цифровой калибровкой

Фактически данный конвертер является 22-хразрядным, но пара младших разрядов в преобразовании сигнала не участвуют.

Калибровка, как и в предыдущем случае, осуществлялась итерационной “стыковкой” сегментов и разрядов, но теперь уже – матрицы монолитного ЦАП старших разрядов. Ниже приведен спектр сигнала, отображающий линейность ХП полученного композитного ЦАП.

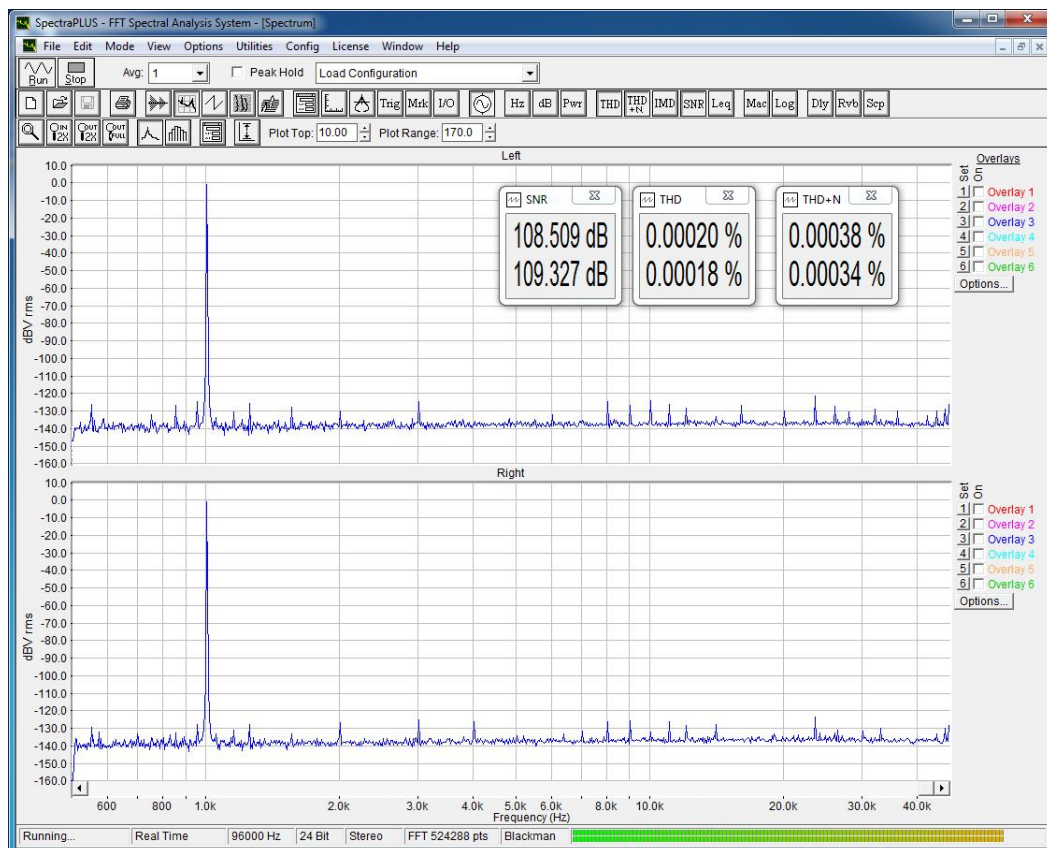


Рисунок 11. Спектр сигнала -1дБ 1кГц со включенным деглитчером

Можно видеть, что INL и DNL не превышают величины 1-го LSB от 20 битного преобразования. Следует заметить, что линейность в данном случае ограничена не стабильностью матриц ЦАП, а упрощенной структурой калибровки, сокращающей кол-во коэффициентов и потребный объем ПЛИС.

Немного о перспективных способах дальнейшего повышения линейности преобразования.

Полную компенсацию нелинейностей, вызванных девиацией выходного импеданса R-2R конвертора с токовым выходом, можно выполнить в цифровых кодах, как и калибровку. Но при разрядности преобразователя старших разрядов более 4.5 бит такая компенсация может получиться весьма сложной, трудоемкой и требующей относительно большого объема ПЛИС или даже наличия RAM для хранения калибровочных коэффициентов. Поэтому в описанном выше композитном ЦАП цифровая компенсация кодозависимого импеданса выполняется только для сегмента 3-х старших разрядов.

Другой метод решения данной проблемы более радикаль

ный – применение двух конвертеров вместо одного. Структура такого ЦАП изображена на рис. 12.

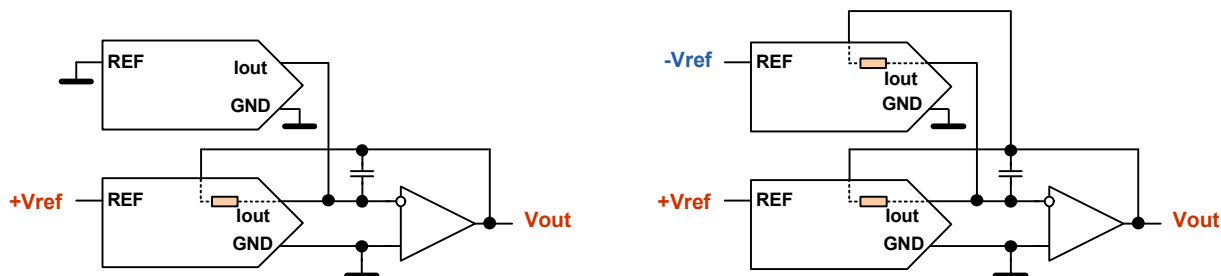


Рисунок 12. Слева – пассивная компенсация девиации выходного импеданса; справа – симметричная компенсация

В варианте слева на рис.12 для получения кодонезависимого выходного импеданса, помимо основного конвертера, применен дополнительный компенсационный, опорный вход которого включен на землю. Для получения постоянного импеданса на токовом выходе при таком включении, ключи компенсационного ЦАП должны работать в инверсии относительно соответствующих ключей основного рабочего преобразователя. Тогда при любом входном коде к токовому выходу подключено одно и то же кол-во резисторов матрицы. При этом, помимо кодонезависимого выходного импеданса получается и кодонезависимая выходная емкость, но номинал этой емкости соответственно будет вдвое выше.

Более интересно выглядит второй вариант справа на рис.12, где ключи конвертеров так же работают в инверсии относительно друг друга, но за счет использования двухполярного ИОН сигнал преобразуют сразу оба конвертора с суммированием выходных токов. В таком включении, помимо устранения погрешности входного смещения, получается более низкое шумовое усиление ОУ преобразователя ток-напряжение, что позволяет в данном каскаде получить меньший шум и большую глубину ОС. Кроме того, благодаря двухполярному ИОН и симметричной работе ключей, от такого включения можно ожидать и компенсации глитча преобразования, хотя бы частичной.

Третий метод решения проблемы состоит в применении ЦАП на основе инвертированной R-2R матрицы, которые изначально обладают постоянным выходным импедансом, типа AD5541, DAC8830, LTC2461, AD5781 и т.п. Однако такие конвертеры имеют кодозависимый импеданс опорного входа, что требует применения широкополосного низкоимпедансного буфера ИОН.

Итак можно видеть, что сегодня, при определенном подходе, построение линейного параллельного ЦАП разрядностью 20..22 вполне реально и относительно недорого. Но в то же время – довольно трудоемко и требует определенных навыков проектирования электронных устройств и программирования. Однако получить высокую линейность, даже на композиции монолитных ЦАП было бы невозможным без деглитчера. Именно его и рассмотрим далее.

Наиболее практичным методом построения деглитчера можно считать УВХ на основе инвертирующего интегратора, коммутируемого КМОП ключами.

В самом простом случае он может быть выполнен на ОУ с одним ключом. Такая схема не требует для управления никаких дополнительных преобразователей и вообще позволяет обойтись минимумом элементов. В качестве ключей удобнее всего использовать DMOS приборы, позволяющие управлять переключением с помощью стандартных 5-тивольтных логических уровней. Схема такого УВХ изображена на рис. 13.

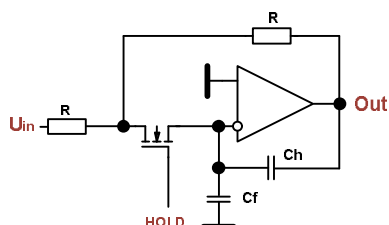


Рисунок 13. Интегрирующее УВХ, управляемое одним ключом

Здесь C_h – емкость хранения, C_f – фильтрующая емкость, сглаживающая глитч от инъекции управляющего сигнала через емкость затвор-исток ключа. Как пример, УВХ аналогичной структуры было применено в плеере KENWOOD DP7020.

Основной недостаток такой схемы – изменение напряжения на стоке ключа, которое создает ток помехи через резистор ОС в режиме хранения. Другой недостаток, порождаемый первым – ненадежность запирания ключа, т.к. при достаточно большой скорости нарастания сигнала на стоке происходит инъекция заряда в сток, вызывающая отпирание ключа. Кроме того, такая схема имеет различный входной импеданс для режимов хранения и выборки: $2R$ и R соответственно.

Простейший способ улучшения схемы с одним ключом – шунтирование суммирующей точки парой встречно-включенных диодов Шоттки (рис. 14).

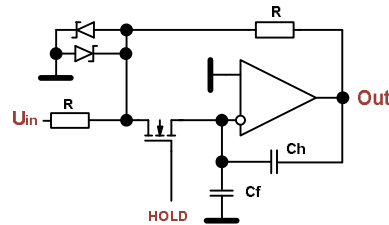


Рисунок 14. Улучшенная схема УВХ с одним ключом

Однако более совершенной является 2-ключевая схема с дополнительным шунтирующим ключом, получившая широкое распространение среди скоростных прецизионных УВХ (рис. 15).

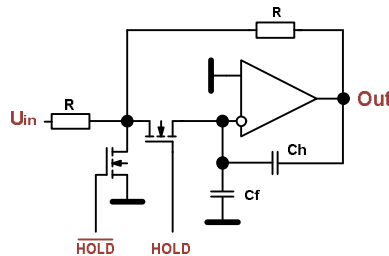


Рисунок 15. Схема УВХ с двумя ключами

В такой схеме ключи работают в противофазе. Благодаря этому в режиме хранения входной ток шунтируется дополнительным ключом на землю, исключая какие-либо значительные колебания напряжения на стоке основного ключа и изолируя выход ОУ от помех через резистор ОС. А источник входного напряжения работает на импеданс постоянной величины R .

Особенность такой схемы в том, что в ней недопустимы произвольные разбежки таймингов управляющих сигналов. Для правильной работы ключей необходимо, чтобы время запирания было гарантированно меньше времени отпирания. Поэтому в такой схеме необходимо организовывать дополнительный узел, осуществляющий функцию break-before-make.

В описанных выше конвертерах схема данного узла была выполнена аналогично модулю D20400: на основе 2-хходовых логических вентилях NOR (или-не). Данная схема изображена на рис. 16.

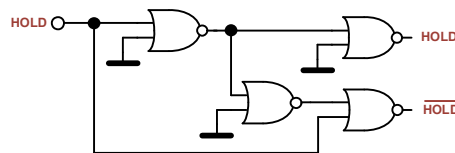


Рисунок 16. Схема break-before-make управляющая оппозитными ключами

В общем случае, описанная схемотехника УВХ уже вполне приемлема для построения высококачественного деглитчера. Приведенные выше спектры сделаны с использованием именно такой 2-х ключевой схемы на основе DMOS ключей SD5400 с формирователем таймингов на логических вентилях NOR-2. Качественную сторону работы самого УВХ отражают спектры IMD на многотональных сигналах. На рис. 18 приведен спектр 2-х тонового сигнала 19+20кГц.

Для дальнейшего усовершенствования деглитчера можно применить симметричную схему компенсации инъекции, снижающую на порядок и более смещение при переходе в режим хранения, а так же компенсирующую изменение напряжения, вызываемое разрядом запоминающей емкости. На рис. 17 изображена такая симметричная схема интегрирующего УВХ. Стоит отметить, что спектрально в звуковой полосе данная схема не дает заметных отличий от 2-ключевой, т.е. фактически она лишь устраняет постоянное смещение, вызываемое инъекцией заряда от управляющего строба.

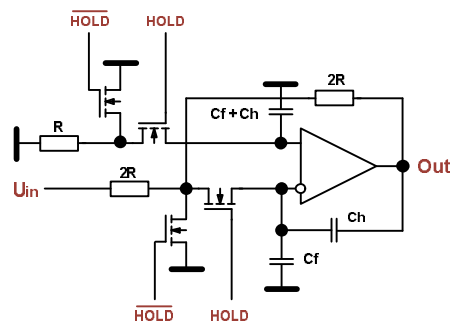


Рисунок 17. Схема интегрирующего УВХ с симметричной компенсацией инжекции

В данной схеме одноименные входы ключей объединяются. Благодаря этому, за счет CMRR осуществляется вычитание по входам ОУ глитча инжекции, который является синфазным сигналом. Качество вычитания при этом определяется разбросом номиналов элементов симметричной схемы, в том числе с учетом паразитных емкостей монтажа.

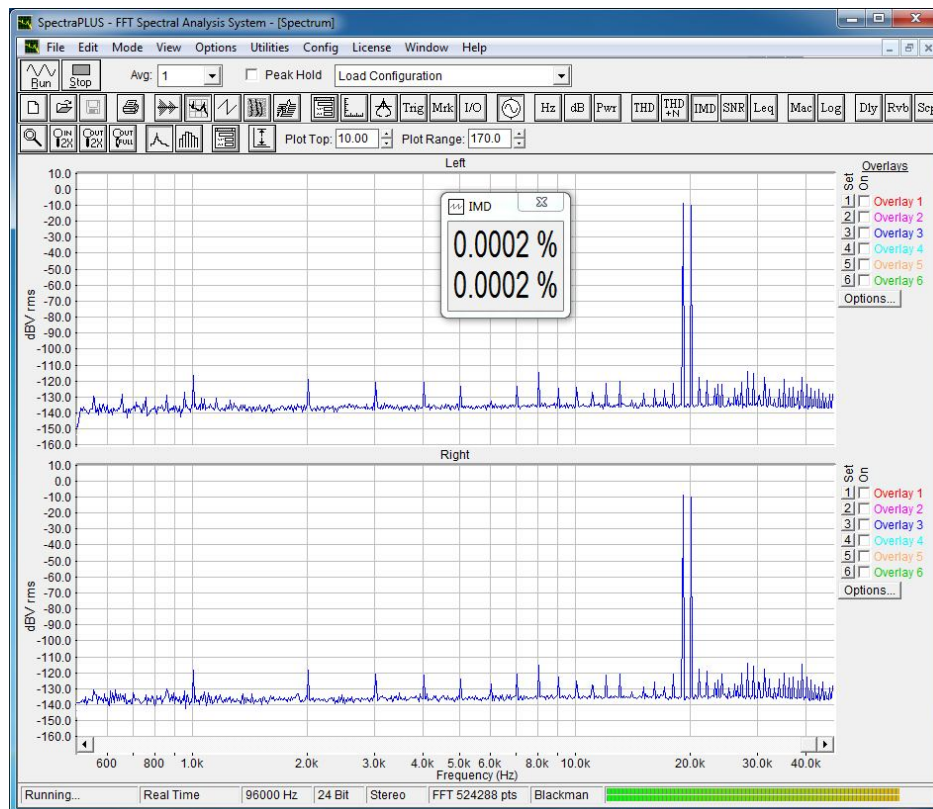


Рисунок 18. Спектр 2-хтонового сигнала -1дБ 19+20кГц

Что же сегодня доступно из комплектации для построения описанных схем УВХ? В качестве ключей, помимо SD5xxx можно применить одиночные DMOS ключи от NXP – BSS83, имеющие аналогичную структуру, но при этом меньшую нормированную входную емкость, что теоретически позволяет получить пропорционально меньшую величину глитча от управляющего сигнала.

Кроме того, можно пробовать применять RF ключи типа BF998, управляемые очень небольшим размахом напряжения, однако требующие отрицательного смещения управляющих сигналов для запираения.

В качестве более простой альтернативы можно также рассмотреть и полностью интегральное решение в виде ИМС DG613, имеющей внутри четыре DMOS ключа и не требующей дополнительной внешней логики.

Что касается выбора ОУ, то здесь ситуация проще.

По совокупности свойств в качестве оптимального варианта можно рекомендовать LM318, имеющий линейный и устойчивый к помехам и глитчу вход, большое значение произведения усиления на полосу, относительно небольшой ток покоя и при этом невысокую стоимость. Приведенные спектры композитного конвертора выполнены с использованием именно этого ОУ в УВХ.

Из недостатков LM318 можно указать относительно высокий уровень входного шума и входного напряжения смещения, которые, однако, не имеют решающего практического значения. В качестве альтернативы можно так же рассмотреть быстрые широкополосные FET ОУ: AD845, LT1122, ADA4627 и т.п.

В заключение хочется отметить, что данный обзор схемотехники композитных ЦАП на основе дискретных и интегральных матриц не является полным и не претендует на абсолютную оптимальность рассмотренных решений.

Существует множество иных топологий, возможно более совершенных. Здесь рассмотрены лишь самые простые и очевидные методы реализации, не требующие каких-либо экзотических схемотехнических решений и дорогостоящих электронных компонентов.

Что касается практичности реализации то, как показывает опыт, рассмотренная схемотехника легко рассчитывается по нормированным параметрам компонентов и частично может быть отработана в программных симуляторах. Поэтому при достаточной внимательности и аккуратности (или просто при наличии определенного опыта), подобные устройства вполне возможно проектировать и реализовывать без многократной отладки и макетирования.

Но не стоит забывать, что построение любых прецизионных устройств весьма критично к реализации монтажа, а поэтому, кроме схемотехнического расчета, требует тщательно продуманной трассировки печатной платы и соблюдения основных требований ЭМС.

Фисько Алексей, Орша, 2014

Список источников и прочей литературы, дополняющей материал

Литература:

1. Analog Devices, MT-090 Sample-and-Hold Amplifiers.
2. Analog Devices, Op Amp Applications Handbook, Section 3: Using Op Amps with Data Converters.
3. Analog Devices, The Data Conversion Handbook.
4. Linear Systems, High-Speed DMOS FET Analog Switch Arrays.

Ссылки на интернет порталы:

5. <http://www.diyaudio.com/forums/digital-line-level/254748-ultraanalog-d20400-data-i-have-all.html#post3893782>
6. <http://audiportal.com/showthread.php/10150-D20400-реквием-по-мечте?s=b7898795d9e58c80813c37144ce2f31e>
7. <http://soundex.ru/index.php?showtopic=28315&page=4>